



## PATENT ABSTRACTS OF JAPAN

(11) Publication number: **09293817 A**(43) Date of publication of application: **11 . 11 . 97**

(51) Int. Cl.

**H01L 23/50**  
**C23C 18/31**  
**H01R 9/16**  
**H03H 9/02**  
**// H01R 9/09**

(21) Application number: **08106725**(22) Date of filing: **26 . 04 . 96**(71) Applicant: **MATSUSHITA ELECTRON CORP**

(72) Inventor: **NISHIKAWA MAKOTO**  
**HASHIDA NOBUHIKO**

(54) **ELECTRONIC PART**

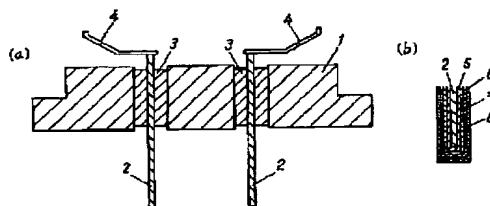
as plating method.

(57) Abstract:

COPYRIGHT: (C)1997,JPO

**PROBLEM TO BE SOLVED:** To improve soldering characteristic and to simplify steps without solder plating by orderly forming backing copper plating, nickel plating thereon and additionally a palladium plating layer or a palladium alloy plating layer thereon on a metal surface of electronic parts for which materials iron, iron alloy and cobalt are used.

**SOLUTION:** Leads 2 are provided in a pair of hole parts, which is provided through a stem 1, via glass 3 for insulating and sealing and are led to the bottom surface of the stem 1. Supporters 4 for supporting a crystal oscillator are provided on the leads 2 which are projected from the upper surface of the stem 1. The stem 1 is comprised of iron, the leads 2 are comprised of iron- nickel alloy (42 alloy), a backing copper plating layer 5 is formed on whole surface of metallic part of the stem 1 and the leads 2 and a nickel plating layer 6 is formed thereon. Additionally a palladium plating layer 7 is formed thereon and a gold plating layer 8 is formed thereon. Electric plating method, non-electrolytic plating method and so on can be applied



(19) 日本国特許庁 (J P)

## (12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-293817

(43) 公開日 平成9年(1997)11月11日

(51) Int.Cl. <sup>6</sup>	識別記号	序内整理番号	F I	技術表示箇所
H 0 1 L 23/50			H 0 1 L 23/50	D
C 2 3 C 18/31			C 2 3 C 18/31	A
H 0 1 R 9/16	1 0 1		H 0 1 R 9/16	1 0 1
H 0 3 H 9/02			H 0 3 H 9/02	E
// H 0 1 R 9/09		7815-5B	H 0 1 R 9/09	B
審査請求 未請求 請求項の数 4 O L (全 4 頁)				

(21) 出願番号 特願平8-106725

(22) 出願日 平成8年(1996)4月26日

(71) 出願人 000005843

松下電子工業株式会社

大阪府高槻市幸町1番1号

(72) 発明者 西川 誠

大阪府高槻市幸町1番1号 松下電子工業株式会社内

(72) 発明者 橋田 伸彦

大阪府高槻市幸町1番1号 松下電子工業株式会社内

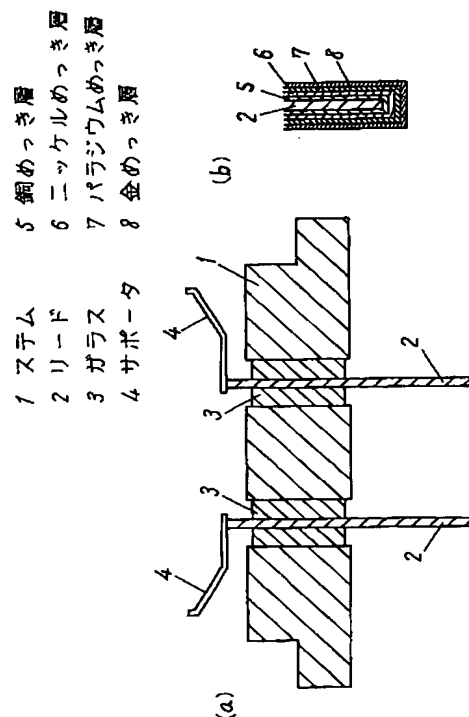
(74) 代理人 弁理士 滝本 智之 (外1名)

(54) 【発明の名称】 電子部品

## (57) 【要約】

【課題】 はんだめつきを施すことなくはんだ付け性に優れ、かつ工程の簡略化、コストの低減化も可能な電子部品を提供することを目的とする。

【解決手段】 鉄材からなるステムと、鉄-ニッケル合金からなるリードで構成された気密端子の金属部表面全面に下地銅めつきを3~6 $\mu$ m施し、その上にニッケルめつきを3~5 $\mu$ m施し、その上にパラジウムめつき層を0.05~0.5 $\mu$ m形成し、さらにその上に金めつき層を0.05~0.2 $\mu$ m程度の薄層を形成した。



## 【特許請求の範囲】

【請求項1】 鉄、鉄系合金およびコバルトを素材とする電子部品の金属部表面に下地銅めっきを施し、その上にニッケルめっきを施し、さらにその上にパラジウムめっき層またはパラジウム合金めっき層を形成したことを特徴とする電子部品。

【請求項2】 前記パラジウムめっき層またはパラジウム合金めっき層の表面にごく薄い金めっき層または銀めっき層を形成したことを特徴とする請求項1記載の電子部品。

【請求項3】 前記電子部品はステムおよび前記ステムにガラスを介して絶縁封止したリードを備えた気密端子であることを特徴とする請求項1または請求項2記載の電子部品。

【請求項4】 前記電子部品はインナーリードおよびアウトリードを備えた半導体装置用リードフレームであることを特徴とする請求項1または請求項2記載の電子部品。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】 本発明は、パラジウムめっきを施した鉄、鉄系合金およびコバルトを素材とする電子部品に関する。

## 【0002】

【従来の技術】 半導体チップ、半導体レーザーチップ、水晶振動子、水晶発振子、各種フィルターおよび各種センサーを保持する気密端子、あるいは半導体チップを搭載するリードフレーム等の電子部品はダイボンディング性、ワイヤボンディング性の確保およびこれら電子部品を基板に実装する際にはんだ付け性確保のために様々な表面処理が施されている。

【0003】 以下、従来の水晶振動子用気密端子の構造と表面処理について説明する。水晶振動子を保持するステムには、このステムに設けられた孔部にガラス材を介してリードが絶縁封止されている。これを使用する際にはステム上面に突出したリード上に配置されたサポートに水晶振動子を支持した後、ステム上面を金属製のキャップで封止し、ステム下面のリードを基板等にはんだ付けし実装される。

【0004】 ステムおよびリードの素材としては鉄、鉄系合金およびコバルトが用いられており、表面処理としては、この金属部表面に例えばニッケルめっき、無電解ニッケルめっき、金めっき、銀めっき、はんだめっき等が施される。

【0005】 上記表面処理は、ステムにおいては、ステム上の素子の保持、あるいは有毒ガスの発生防止のため、リードにおいては半田付け性、耐食性の確保のために行われる。

【0006】 ところで一般に、上記表面処理のうちニッケルめっきおよび無電解ニッケルめっきを施した気密端

子においては、ステムおよびリードの金属部表面に上記めっきを施した後、リードにはんだディッピング、あるいははんだめっきが施され、基板実装時の基板へのリードのはんだ付け性を確保している。

## 【0007】

【発明が解決しようとする課題】 はんだディッピングおよびはんだめっきは基板への実装時のリードのはんだ付け性確保のために行われるが、このはんだ付け性を確保する手段の一つとして、金(Au)および銀(Ag)の貴金属めっきが知られている。

【0008】 しかし、Au、Agは基板実装時に使用するはんだと極めて易溶性であり、はんだ付け中にその基体金属が露出して、基板との接着性を著しく阻害する。そのためコスト的にはできるだけ薄いAu、Agめっきが望まれながら実用上は、Auでは0.5~2μm程度、Agでは1~5μm程度の比較的厚いめっきを行う必要があるためコストが非常に高くなるという問題がある。

【0009】 このような問題を解決する手段として上記金、銀めっきに対して比較的安価なパラジウムめっきが知られている。パラジウムはAuワイヤボンディング性、はんだ付け性等にも優れた特性を保つことができ、リードフレームではすでにパラジウムめっきされたリードフレームが実用化されつつある。

【0010】 しかしながら、現在、上記パラジウムめっきは素材が銅系素材のものに限定されており、素材が鉄、鉄系合金、またはコバルトである電子部品に対しては行われていない。この理由を以下に説明する。

【0011】 (1) パラジウムは鉄、鉄-ニッケル合金、またはコバルトと高い電位差を生じ環境試験によって腐食し下地鉄系素材にピンホールが生ずる。また、鉄成分が拡散表出してはんだ付け性を劣化させる。

【0012】 (2) 下地ニッケルめっき上にパラジウムめっきした場合においても、ニッケルめっきのピンホールを消滅させるためには少なくとも7~10μmのニッケルめっきが必要となるため、リード折り曲げ強度が弱くなる。逆に2~6μm程度のニッケルめっき厚では、ニッケルめっきのピンホールを介して上記示したパラジウムとの電位差により腐食が生ずる。また、ボンディングなどの加熱処理工程で素材の鉄分がパラジウム表面に拡散表出しはんだ付け性を低下させる。

【0013】 (3) 下地ニッケルめっきの上に薄いパラジウムめっきを施し、さらにその表面にごく薄い金めっきを施す方法も見いだされているが、この方法によってもボンディング性、はんだ付け性は向上するが、環境試験において上記(2)の問題を完全に解消することはできない。

【0014】 以上説明した鉄系素材へのパラジウムめっきの問題点は、たとえば、「表面技術 Vol. 44 No. 12, 1993 P113~119 パラジウム

10

20

30

40

50

めっきリードフレームの熱処理後の特性」に示されている。すなわち、現状技術では鉄系素材へのパラジウムめっきは極めてむずかしい。このため、これら素材へのパラジウムめっき方法の改善が強く要望されている。

【0015】そこで本発明は上記問題点を解決するためになされたものであって、その目的とするところは、はんだめっきを施すことなくはんだ付け性に優れ、かつ工程の簡略化、コストの低減化も可能な電子部品を提供することにある。

#### 【0016】

【課題を解決するための手段】本発明の電子部品においては、素材が鉄、鉄系合金またはコパールの気密端子や半導体装置用リードフレームの金属部表面に下地銅めっきを施し、その上にニッケルめっきを施し、さらにその上にパラジウムめっきまたはパラジウム合金めっき層を形成したため、はんだめっきを施すことなく、はんだ付け性に優れた電子部品を提供することができる。

#### 【0017】

【発明の実施の形態】本発明の請求項1記載の発明は、鉄、鉄系合金またはコパールからなる電子部品の金属部表面に下地銅めっきを施し、その上にニッケルめっきを施し、さらにその上にパラジウムめっきまたはパラジウム合金めっき層を形成した。

【0018】下地銅めっき層は被覆性が優れており、厚みが3 $\mu$ m程度の下地銅めっきを施すことによりピンホールの発生を抑えることができ、鉄系素材とパラジウムとの電位差による腐食を防止することができる。

【0019】本発明の請求項2記載の発明は、鉄、鉄系合金またはコパールからなる電子部品の金属部表面全面に下地銅めっきを施し、その上にニッケルめっきを施し、さらにその上にパラジウムめっきまたはパラジウム合金めっき層を形成しさらにその上にごく薄い金めっき層または銀めっき層を形成した。

【0020】金めっき皮膜は、パラジウムめっきの保護膜となり、基板へのはんだ付け工程におけるパラジウムめっきの酸化を防止することができるため、はんだ付け性を向上させることができる。

【0021】（実施の形態1）図1（a）は、本発明の一実施の形態を示す水晶振動子用の気密端子の断面図、\*

\*（b）はそのリード部の要部拡大断面図である。

【0022】ステム1に設けられた一対の孔部にはガラス3を介してリード2が絶縁封着されており、ステム1下面に導かれている。ステム1上面に突出したリード2上には水晶振動子を保持するためのサポータ4が配置されている。

【0023】本実施の形態においては、ステム1は鉄により構成されており、リード2は鉄-ニッケル合金（42アロイ）からなり、このステム1およびリード2の金属部表面全面には下地銅めっき層5を3～6 $\mu$ m形成し、その上にニッケルめっき層6を3～5 $\mu$ m形成した。さらにその上にパラジウムめっき層7を0.05～0.5 $\mu$ m形成し、その上に金めっき層8を0.05～0.2 $\mu$ m形成した。

【0024】なお、本実施の形態では水晶振動子用気密端子において説明したが、これに限らず他の気密端子やリードフレームにおいても適用できる。

【0025】また、めっき方法は、電気めっき法、無電解めっき法などを採用してもよい。

#### 【0026】

【発明の効果】以上のように本発明によれば、金、銀といった高価な貴金属めっきを行う必要がないので経済的に廉価な電子部品を提供することができる。

【0027】また、はんだディッピングやはんだめっき工程を省略できるので工程の簡略化が奏される。

#### 【図面の簡単な説明】

【図1】（a）本発明の一実施の形態を示す水晶振動子用気密端子の断面図

（b）本発明の一実施の形態を示す水晶振動子用気密端子のリード部の要部拡大断面図

#### 【符号の説明】

- 1 ステム
- 2 リード
- 3 ガラス
- 4 サポータ
- 5 銅めっき層
- 6 ニッケルめっき層
- 7 パラジウムめっき層
- 8 金めっき層

【図1】

- |        |             |
|--------|-------------|
| 1 ステム  | 5 銅めっき層     |
| 2 リード  | 6 ニッケルめっき層  |
| 3 ガラス  | 7 パラジウムめっき層 |
| 4 サポータ | 8 金めっき層     |

